

TẮM CPU-Z80 TRÊN BUS VT-64

NGUYỄN VĂN TAM

Viện KHTT và ĐK

MP-Z80 có những ưu việt về cả 7 cấu trúc và hệ lệnh so với tất cả các bộ vi xử lý 8 bit khác. Khả năng này cho phép thiết kế các hệ vi xử lý với giá thành thấp và tính năng của hệ lại mạnh. MP-Z80 được nhiều hãng sản xuất, nhiều hãng sử dụng để xây dựng bán thành phẩm, lại có hệ lệnh hoàn toàn tương thích với MP-8080 nên khả năng tiếp thu và chuyển đổi sản phẩm, đặc biệt là phần mềm rất thuận lợi. Tăm CPU-Z80 được thiết kế cho BUS VT-64 và là 1 trong những tăm chuẩn trong hệ tăm chuẩn VT. (Tạp chí khoa học tính toán và điều khiển số 2-1986).

1. Một số đặc điểm của bộ vi xử lý MP-Z80

Về cấu trúc MP-Z80 có nhiều đặc điểm, đặc biệt là hệ thống các thanh ghi như hình 1 và hình 2. Thanh ghi PC chứa địa chỉ của lệnh đang thực hiện, thanh SP chứa địa chỉ của ngăn xếp. Ngăn xếp có thể đặt ở bất cứ địa chỉ nào của RAM. Các thanh ghi IX và IY được sử dụng trong chế độ địa chỉ hóa dùng chỉ số. Ở chế độ này thanh ghi IX và IY chứa địa chỉ cơ sở của vùng số liệu. MP-Z80 có chế độ ngắt mà 8 bit cao của địa chỉ làm tươi cho RAM động. Nội dung của R sẽ tăng 1 sau mỗi chu kỳ nạp lệnh. Địa chỉ làm tươi được đưa ra 7 bit thấp của địa chỉ khi bên trong MP đang giải mã và chuẩn bị lệnh. Thanh ACC chứa kết quả của các phép tính số học và logic. Các cờ F cho biết kết quả của các phép tính. MP-Z80 có 2 bộ thanh ghi đa năng. Mỗi bộ có 3 đôi thanh ghi BC, DE, HL. Bằng lệnh người ta có thể chọn bộ thanh ghi này hay thanh ghi kia, đặc biệt khi sử dụng ngắt. MP-Z80 có thể thực hiện 158 lệnh và là MP có hệ lệnh mạnh nhất trong tất cả các bộ vi xử lý 8 bit.

A	F	A'	F'
B	C	B'	C'
D	E	D'	E'
H	L	H'	L'

Các thanh ghi chính

Các thanh ghi phụ

Hình 1

Các thanh ghi đa năng

Vector ngắt I	làm tươi R
Thanh ghi chỉ số IX	
Thanh ghi chỉ số IY	
Con trỏ ngăn xếp SP	
Thanh đếm chương trình PC	

Hình 2

Các thanh ghi chuyên dụng

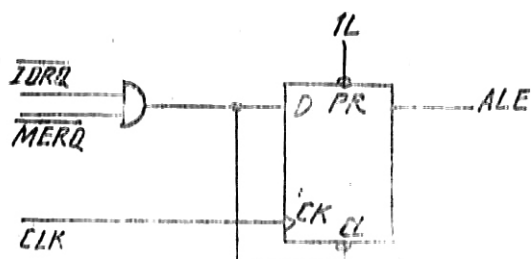
2. Đệm BUS

Các đường địa chỉ được khuếch đại qua các mạch 74LS244.

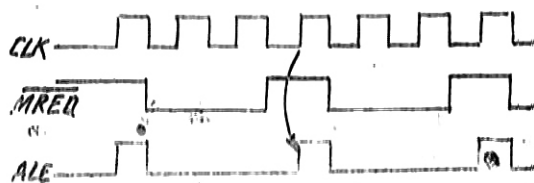
Các đường địa chỉ A12, A13, A14, A15, sau khi RESET được chọn từ ngoài MP (A12, A13, A14, A15). Bằng cách này cho phép ta bắt đầu chương trình với địa chỉ khác 0000H, ví dụ F000H.

Số liệu được khuếch đại và điều khiển bởi thanh đệm 2 chiều. Mạch này được chọn khi MP không bị treo và chỉ trong khoảng thời gian tín hiệu ALE có mức logic thấp. Chiều mở của 74LS245 do tín hiệu SI quy định.

BUS VT-64 được sử dụng cho nhiều loại MP khác nhau nên một số tín hiệu của BUS điều khiển của MP-280 phải được sửa hoặc tạo dạng để thích ứng. Tín hiệu SI được tạo từ tín hiệu R, tín hiệu INTA = $\overline{M1+IORQ}$, tín hiệu IO/M = \overline{MREQ} . Tín hiệu ALE được tạo từ đồng hồ nhịp CLK và tín hiệu MREQ như hình 3, và hình 4. Tín hiệu \overline{RD} của MP-280 trước khi đưa ra BUS hệ thống cũng được sửa dạng theo hình 5 và hình 6.



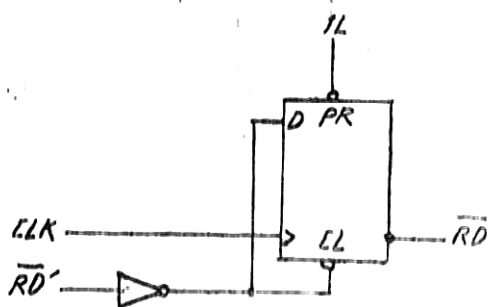
Hình 3
Tạo tín hiệu ALE



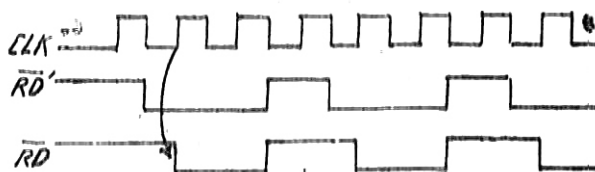
Hình 4
Biểu đồ thời gian tạo tín hiệu ALE

Các tín hiệu điều khiển như \overline{RD} , \overline{WR} , INTA, IO/M, HLDA, SI, ALE đều được khuếch đại trước đưa ra BUS. BUS địa chỉ, BUS số liệu và BUS điều khiển khi làm việc ở chế độ DMA đều bị treo.

Để cách ly các mạch được sản xuất bằng công nghệ MOS như các mạch nhớ và các mạch ngoại vi với BUS hệ thống, một tầng đệm nữa được sử dụng với các mạch 74LS245 cho BUS số liệu và 74LS244 cho BUS địa chỉ và điều khiển. Tầng khuếch đại đệm này nhằm tăng độ tin cậy cho toàn hệ thống.



Hình 5
Tạo tín hiệu \overline{RD}



Hình 6
Biểu đồ thời gian tạo tín hiệu \overline{RD}

3. Giải mã

Để tạo điều kiện cho việc sử dụng vùng nhớ một cách mềm dẻo và linh hoạt, hai mạch giải mã 74LS138 cùng với các giảc cảm chuyên đổi đã được dùng. Cách giải mã này cho phép dung lượng mạch nhớ có thể thay đổi (2kB, 4kB, 8kB) và địa chỉ của từng mạch có thể chọn thích hợp.

Địa chỉ các mạch ngoại vi trên tấm CPU-Z80 được định nghĩa theo bảng sau.

Địa chỉ	Mạch	Chú giải
00 01	8251-I	Cửa số liệu của 8251.I Cửa điều khiển, trạng thái của 8251-I
02 03	8251-II	Cửa số liệu của 8251.II Cửa điều khiển, trạng thái của 8251-II
04 05 06 07	8253	Bộ đếm CTO của 8253 Bộ đếm CT1 của 8253 Bộ đếm CT2 của 8253 Thanh ghi điều khiển của 8253
08 - 09	5016	Chọn tần số cho 5016 và chuyển địa chỉ A'12, A'13, A'14, A'15 sang A12, A13, A'14, A'15
0A - 0B	74LS74	Số liệu 00 cho phép giải mã các vở nhớ 01 cấm giải mã các vở nhớ.
0C - 0D	74LS74	Tạo địa chỉ A16

Hình 7 Địa chỉ, các cửa vào/ra của tấm CPU-Z80

4. Các mạch nhớ và ngoại vi.

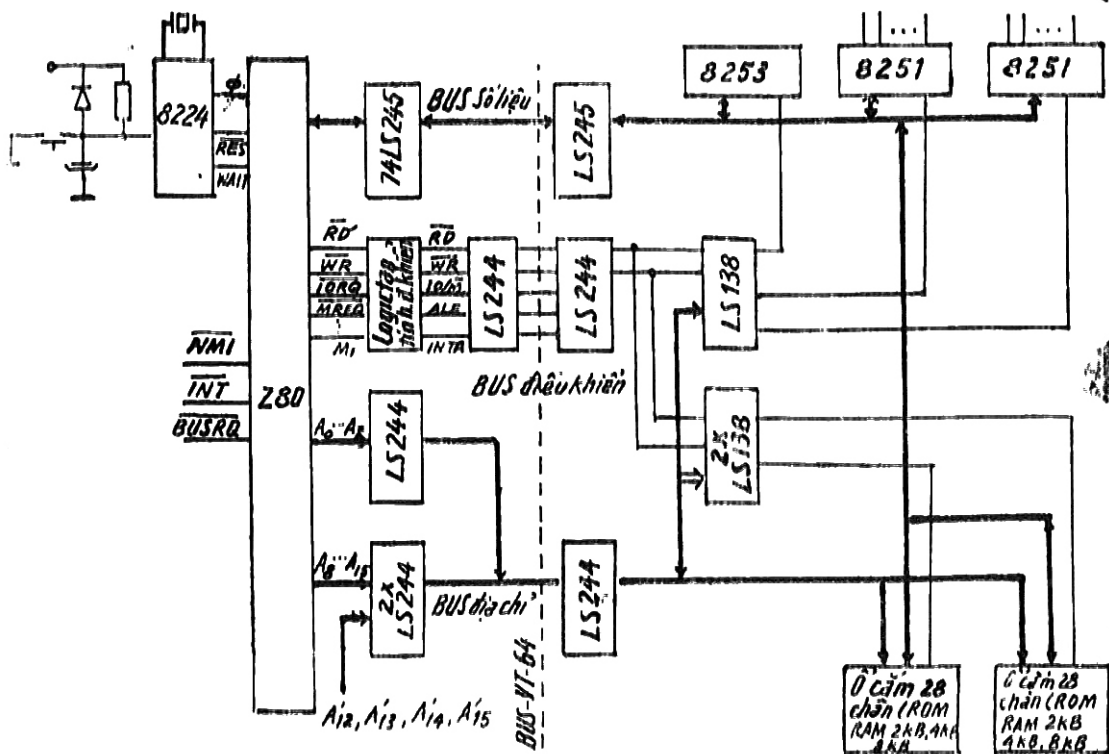
Trên tấm CPU-Z80 có 3 ð cắm 28 chân. Bằng cách chọn địa chỉ và các tín hiệu điều khiển, trên các ð cắm này có thể đặt các mạch nhớ ROM hoặc RAM với dung lượng loại 2kB, 4kB hay 8kB. Địa chỉ các mạch nhớ có thể thay đổi trong 32kB đầu hay cuối của bộ nhớ. Hai mạch nhớ này tạo thành một băng khi cấu thiết có thể cắt bằng tín hiệu cấm giải mã nhớ (Lệnh OUT ra cửa OA hay OB với số liệu 01). Ví dụ khi ta đưa vào hệ vi tính tấm DRAM 64kB.

Hai mạch USART - 8251 có thể làm ở chế độ đồng bộ hoặc dị bộ được sử dụng để ghép nối với CRT, máy in hay truyền tin theo chuẩn RS-232 qua các mạch MC1488, MC1489.

Mạch 8253 với 3 bộ đếm 16 bit cho phép tạo ra những tín hiệu thời gian dưới sự điều khiển bằng chương trình. Mạch 8253 có thể làm việc ở 5 chế độ khác nhau.

Sơ đồ khối của tấm CPU-Z80 ở hình 8

Cấu trúc của tấm CPU-Z80 cho phép làm việc độc lập trong các hệ vi xử lý nhỏ, cùng với các tấm nhớ hay điều khiển ngoại vi khác trong hệ thống tấm chuẩn VT có thể xây dựng các hệ vi xử lý thích hợp dùng trong công nghiệp hay máy vi tính dùng trong khoa học và quản lý.



Hình 8 Sơ đồ khối CPU - Z80

TÀI LIỆU THAM KHẢO

1. Solutions Microsystemes. Cartes Micro-ordinateurs 8 bits Eurotechnique, Mars 1982
2. Cartes europe BUS G. 64.
3. Nguyễn Văn Tâm và nhóm... Các tiêu chuẩn của hệ vi xử lý VT. Tạp chí KHIT và ĐK số 2-1986.

ABSTRACT

CARD CPU-Z80 ON THE BUS VT-64

Card CPU-Z80 was designed to connect to BUS VT.64. This card is capable to operate like a single-board computer for a small Microsystem. When connected to other card via BUS VT.64, the CPU-Z80 works like CPU-part of Microsystem.